

Temat:

Magistrala I2C na przykładzie zegara czasu rzeczywistego PCF8583.

1.Opis magistrali I2C

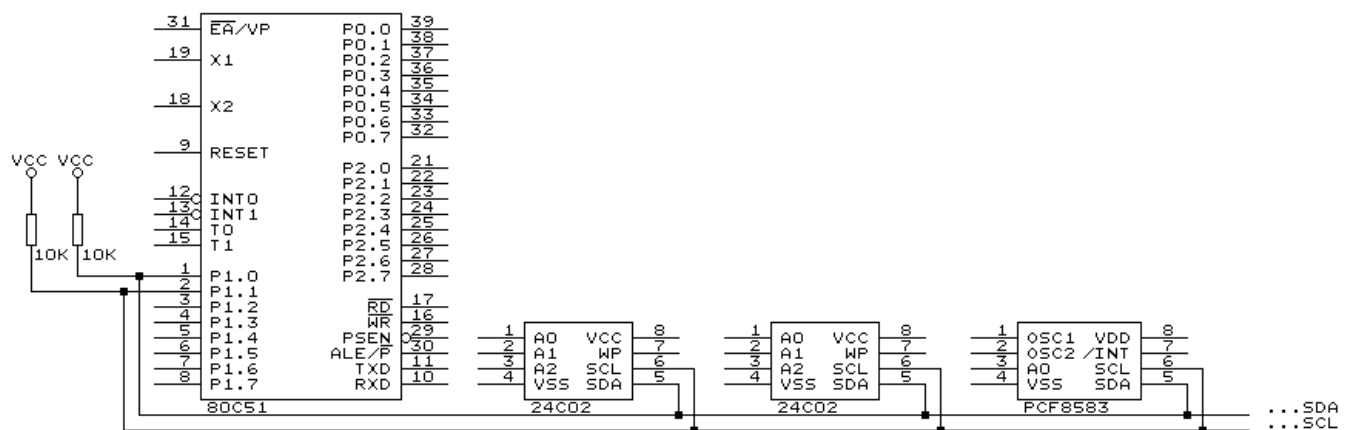
Oznaczenie nazwy magistrali, wywodzi się od słów Inter Integrated Circuit (w wolnym tłumaczeniu: połączenia między układami scalonymi). Komunikacja w tej magistrali odbywa się za pomocą dwóch linii: SDA i SCL. Wyróżnia się dwie klasy urządzeń:

- urządzenia nadzorcze,
- urządzenia podległe.

W razie potrzeby jedno z urządzeń podległych może stać się nadzorcą (po otrzymaniu kontroli nad magistralą).

1.1.Ogólny schemat magistrali I2C.

Rysunek nr 1. przedstawia ogólną strukturę magistrali I2C.



Rys 1. Schemat poglądowy magistrali I2C w połączeniu z mikrokontrolerem 80C51

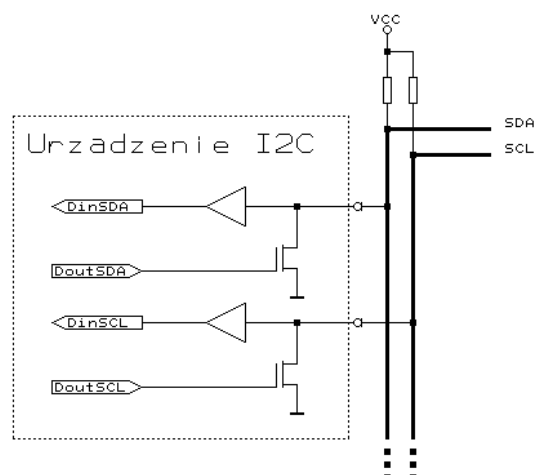
Do magistrali podłączono w charakterze urządzenia nadrzędnego (master) układ 80C51. Jako elementy podrzędne (slave) podłączono:

- dwa układy 24C02 (pamięć EEPROM),
- układ zegara czasu rzeczywistego PCF8583.

Ilość urządzeń podłączonych do magistrali jest ograniczona wielkością pola adresowego (w systemach z 7 bitową magistralą jest ich 127). W systemie w jednej chwili może być tylko jedno urządzenie nadzorujące transmisję. Proces przejmowania magistrali jest ściśle sprecyzowany. Wymagane jest aby wszystkie urządzenia pracujące z magistralą przestrzegały tego algorytmu. Opisany on zostanie w dalszej części.

1.2.Zasada pracy magistrali

Każde z urządzeń na magistrali ma podobny interfejs elektryczny, przedstawiony on jest rysunku nr 2.



Rys 2. Schemat obwodów wejściowo/wyjściowych urządzeń w magistrali I2C

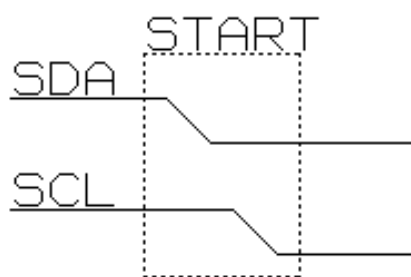
Tylko w jednym miejscu magistrala jest „podciągnięta” za pomocą rezystorów do zasilania (pull-up). Dzięki takiemu zabiegowi możliwe jest przejście magistrali przez urządzenia chcące „nadać” coś innym urządzeniom.

Schemat podany na rysunku nie zawsze jest w taki sposób implementowany w fizycznych układach – pokazano wyłącznie ideę rozwiązań.

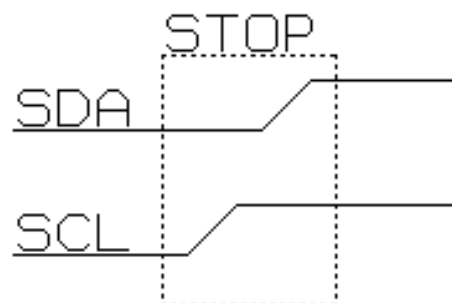
Urządzenia nieaktywne (np. podrzędne) aby umożliwić innym elementom pracę z magistralą ustawiają swoje wyjścia w stan „open-drain”. Między innymi mikrokontrolery mają możliwość ustawienia wyjść w stan „wysokiej impedancji”. W systemie STRC51 układ scalony 80C51 ustawia swoje wyjścia w stan „1” dzięki czemu zwalnia magistralę. Nie jest to pełne zwolnienie magistrali, ale w większości zastosowań wystarcza.

1.3.Format danych przekazywanych przez magistralę.

Ramkę z danymi rozpoczyna sekwencja startowa. Po zwolnieniu magistrali (wszystkie urządzenia włączają wyjścia skojarzone z magistralą w stan wysokiej impedancji), urządzenie inicjujące wymianę przeciąga linię SDA w stan niski. Po sprawdzeniu czy linia SDA jest w stanie niskim przeciąga linię SCL w stan niski. Jeżeli przeciąganie nie da rezultatu istnieje przesłanka iż urządzenie nie udało się przejąć kontroli nad magistralą – i należy odrzucić na jakiś czas próby korzystania z magistrali. Sekwencje startową (ang. start condition) pokazuje rysunek nr 3.



Rys. 3. Sekwencja startowa wymiany informacji magistrali I2C.

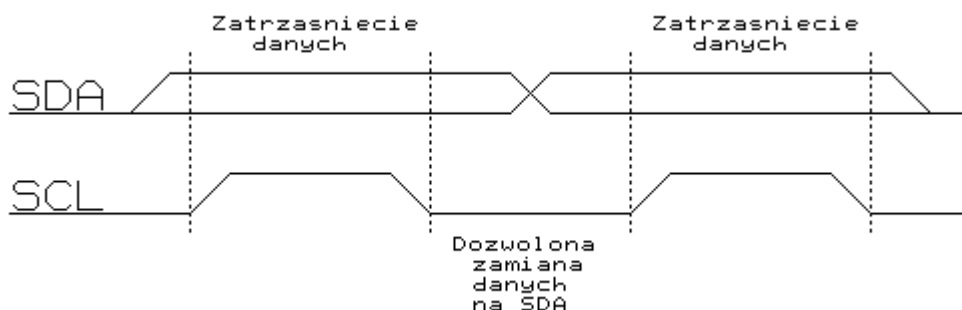


Rys. 4. Sekwencja końcowa wymiany informacji magistrali I2C.

Po pomyślnym przejściu magistrali, może zostać przeprowadzona transmisja danych. Wymianę danych kończy sekwencja końcowa (stop condition) – pokazana na rysunku nr 4.

Po każdej wymianie danych na magistrali, wszystkie urządzenia muszą zwolnić magistralę. Niespełnienie tego warunku może doprowadzić do jej zablokowania – z brakiem możliwości wymiany danych (nie istnieją mechanizmy odblokowywania magistrali po przekroczeniu czasu).

Podczas wymiany danych stan linii SDA może być zmieniany podczas gdy linia SCL jest w stanie niskim – sekwencje podano na rysunku nr 5.



Rys. 5. Sekwencja wymiany informacji (jeden bit) magistrali I2C.

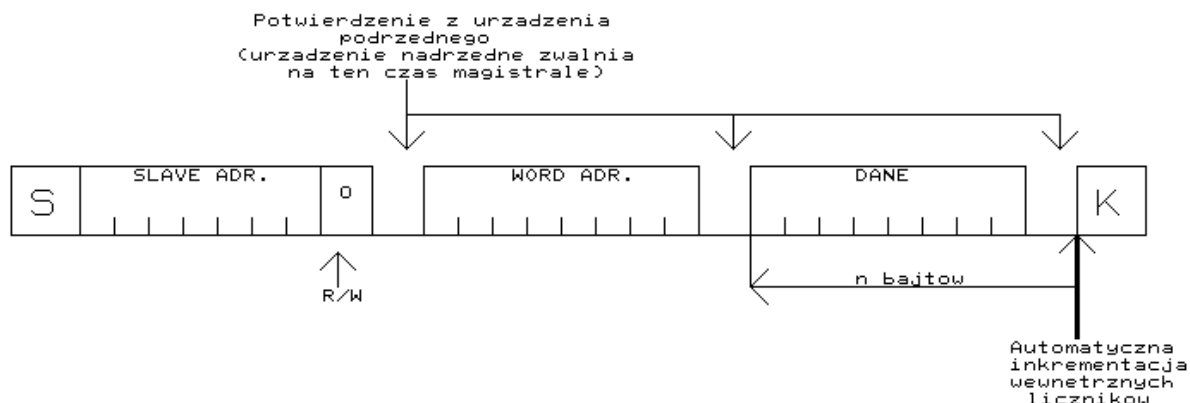
Szerokość impulsu zatrzymującego zależy od wersji magistrali i określone są dwie częstotliwości z jakimi pracuje magistrala $f=100\text{KHz}$ i $f=400\text{KHz}$ (układy scalone PCF8583 pracują z $f=100\text{KHz}$). W przypadku używania systemu STRC51, istotne jest aby szerokość sygnału strobu (impuls 0-1-0 na SCL) nie był zbyt mała.

Zapewnienie odpowiedniego czasu można osiągnąć przez wstawianie krótkich opóźnień np.:

```
_asm
    nop
_endasm;
```

1.4.Przebieg transmisji między urządzeniami

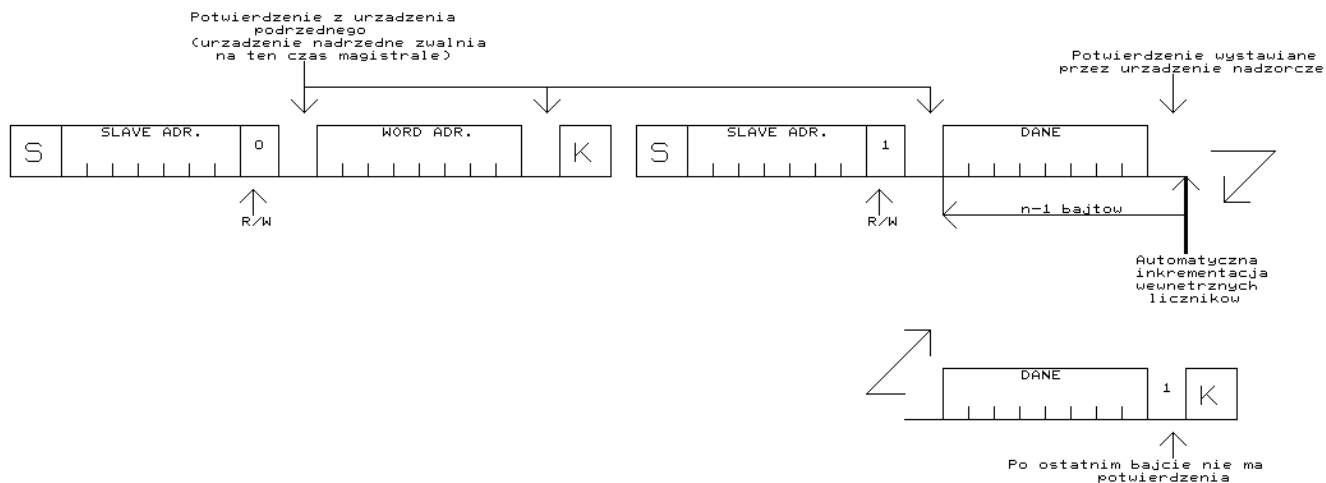
Podczas transmisji dane przekazywane są w ramach bajtów od najstarszego do najmłodszego bitu. Inicjacją oraz kontrolą transmisji zajmuje się urządzenie nadrzędne. Po wysłaniu sekwencji startowej następuje transmisja adresu urządzenia podrzędnego (slave). Rysunek nr 6. przedstawia przykład sekwencji.



Rys. 6. Sekwencja wymiany informacji (sekwencja bajtów) magistrali I2C.

Tak zrealizowana transmisja, umożliwia zapisanie w urządzeniu podrzędnym danych transmitowanych przez nadzorcę. Urządzenie podrzędne odbiera dane i odpowiednio potwierdza je - co zaznaczono na rysunku. Aby umożliwić urządzeniom podrzędnym potwierdzenie, magistrala zostaje na ten czas zwolniona (SDA=1).

Podczas odczytywania danych z urządzenia podrzędnego transmisja jest bardziej skomplikowana – co pokazano na rysunku nr 7.



Rys. 7. Sekwencja odczytu informacji magistrali I2C.

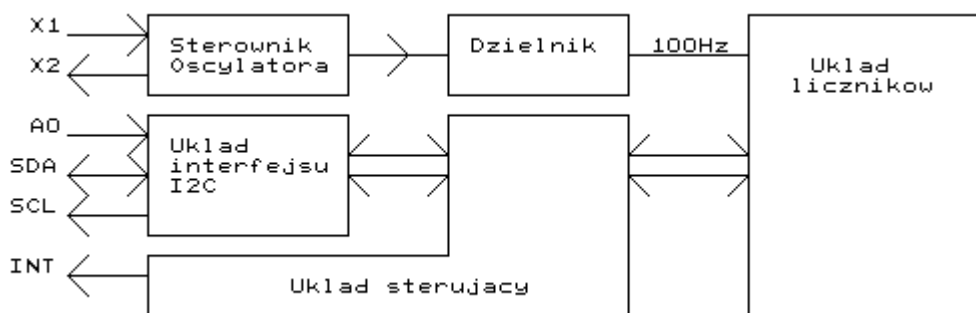
Podany tu proces odczytywania składa się z dwóch faz:

- adresowanie urządzenia (między sekwencjami startowymi – S),
- odczyt danych (zakończony sekwencją końcową – K).

Istnieje także możliwość odczytu sekwencyjnego kiedy to najpierw w jednej sesji wysyłamy do urządzenia podrzędnego informacje skąd będziemy czytać, kończymy transfer sekwencją końca. A w następnej sesji adresujemy urządzenie i tylko czytamy dane. Taki model pracy jest korzystny gdy chcemy czytać z urządzenia podrzędnego tylko małe ilości danych, ale kolejno ułożone w pamięci urządzenia.

2.Opis układu PCF8583

Układ PCF8583 jest zegarem czasu rzeczywistego z wbudowaną pamięcią RAM. Układ ten komunikuje się z otoczeniem za pomocą linii SDA, SCL. Rysunek nr 8. przedstawia ogólny schemat układu.



Rys. 8 Schemat ogólny układu PCF8583

Wejście X1 i wyjście X2 są podłączane do rezonatora kwarcowego. Sterownik oscylatora wraz z układem dzielników wypracowują stabilny sygnał o częstotliwości 100Hz. Tym sygnałem synchronizowany jest układ liczników czasu.

Układ interfejsu I2C, ma za zadanie utrzymywać komunikację z otoczeniem. Wejście A0, służy określeniu adresu fizycznego urządzenia na magistrali I2C. Ponieważ wejście to jest jedno bitowe, na magistrali mogą znajdować się tylko dwa układy PCF8583 – aby zapewnić komunikację bez błędów. Adres (ang. slave adres) pod jakim układ ten jest widoczny to:

- 0x50 – dla A0=0 (w STRC51 jest to ten adres),
- 0x51 – dla A0=1.

Obraz układ licznika jest zbiorem pól do których można odwołać się za pośrednictwem magistrali I2C. Tabela przedstawia mapę pamięci licznika (dla zegarowego modelu pracy).

Lokacja (hex)		starsza część bajtu	młodsza część bajtu
00	Pole licznika czasu	Słowo sterujące/stanu	
01		Setki sekund	
02		1/10s	1/100s
		Sekundy	
03		10s	1s
		Minuty	
04		10min	1min
		Godziny	
05		10godz.	1godz.
		Rok/dzien	
06		Patrz opis	
07		Dzień tygodnia/miesiac	
		Patrz opis	
07		Timer (Znaczenie jak Rok/dzień)	
08	Pole ustawień alarmu	Sterowanie alarmem	
09		Setki sekund	
0a		1/10s	1/100s
		Sekundy	
0b		10s	1s
		Minuty	
0c		10min	1min
		Godziny	
0d		10godz	1godz
		Rok/Dzień (jak w polu zegara)	

0e		Miesiące – patrz opis
0f		Timer (Znaczenie jak Rok/dzień)
10-255		Wolny obszar (pozostawiony dla programisty)

2.1.Zawartość słowa sterującego/stanu.

Słowo sterujące pracą układu PCF8583 znajduje się pod adresem 0x00. Po włączeniu zasilania, ustawienie tego pola ma wartość 0x00. Należy zwrócić uwagę, iż w STRC51, układ ten ma bateryjne podtrzymywanie napięcia zasilania, procedurę kasowania układu można wykonywać przez odcięcie napięcia z zasilacza i wyjęciu baterii na czas większy niż 10s. Poszczególne pola opisuje tabela:

7 MSB	6	5	4	3	2	1	0 LSB
Zatrzymanie procesu zliczania: 0-liczenie 1-zatrzymanie	Zatrzaśnięcie ostatniego naliczenia: 0-liczenie 1-pamiętanie i trzymanie danych	Tryb pracy: 00-tryb zegara podstawa 32768Hz (ustawiać w STRC51) 01-tryb zegara podstawa 50Hz 10-zliczanie zdarzeń (bez podziału imp. wejściowych) 11-test	Flaga maskowania: 0-zawartość lokacji 05 i 06 nie zamaskowana 1-data i miesiąc czytane bezpośrednio	Włączenie alarmu: 0- nie- dozwolone 1-dozwolone	Flaga alarmu, informująca o zaistnieniu zdarzenia alarm (pole zmieniane z wypełnieniem 50% co minutę)	Flaga timera, informująca o zaistnieniu zdarzenia timer (pole zmieniane z wypełnieniem 50% co sekundę)	

2.2.Zawartość pól zegara

Pola układu w większości są zapisywane w formacie BCD. Tabela przedstawia format pola godzin.

7	6	5	4	3	2	1	0
Format: 0- 24h, 1- 12h	Flaga: 0-AM, 1-PM	Dziesiątki godzin (0,1,2)		Jedności godzin 0,...,9			

Pole opisu roku/daty.

7	6	5	4	3	2	1	0
Rok 0,1,2,3. Jeżeli zamaskowane to odczytana wartość zawsze 0		Dziesiątki dni 0,1,2,3		Jedności dni 0,...,9			

Format pola dzień tygodnia/ miesiąc.

7	6	5	4	3	2	1	0
Dzień tygodnia 0,...,6. Jeżeli zamaskowane to odczytana wartość zawsze 0			Dziesiątki miesięcy	Jedności miesięcy 0,...,9			

2.3.Zawartość rejestru sterowania alarmem.

Mechanizm sterowania wyjściem INT (jest dość skomplikowany) wymaga poprawnego ustawienia rejestru alarmu oraz słowa sterującego. Warto wspomnieć że w STRC51 istnieje możliwość podłączenia wyjścia INT do wejścia INT0 w procesorze, w ten sposób generować faktycznie przerwania. Stanem po włączeniu zasilania jest wartość 0x00.

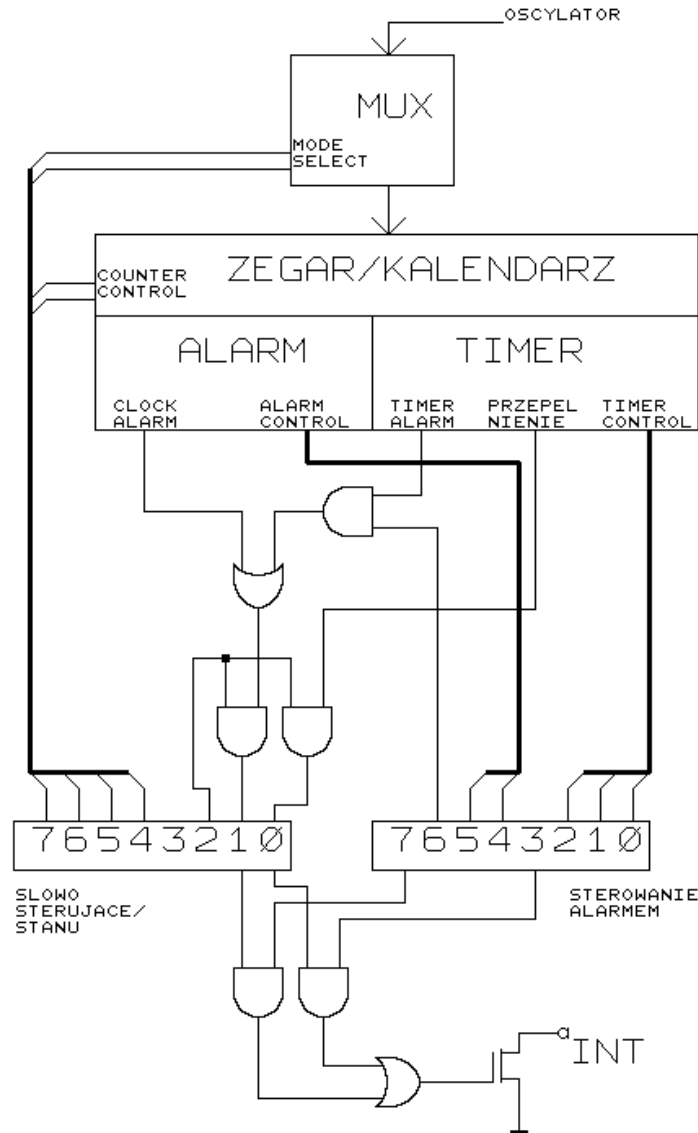
Format rejestru alarmu.

7 MSB	6	5	4	3	2	1	0 LSB
Zezwolenie na generowanie przerwania od alarmu: 0- nie generuje się przerwań 1- generuje się przerwania	Zezwolenie na alarm od Timera: 0-nie generuje się alarmu od timera 1-generuje się alarm od timera	Funkcjonowanie alarmu: 00-nie generuje się alarmu od zegara 01-alarm może działać codziennie 10-alaram działa w wyznaczony dzień tygodnia 11-alarm zadziała w określony dzień	Zezwolenie na generowanie przerwania od alarmu: 0- nie generuje się przerwań 1- generuje się przerwania	Funkcje Timera: 000-timer nie pracuje lub zlicza: 001-setne części sekundy 010-sekundy 011-minuty 100-godziny 101-dni 110-nie używane 111-test			

Wybór dnia tygodnia gdy alarm zadziała określa poniższy rejestr (lokacja 0x0E).

7 MSB	6	5	4	3	2	1	0 LSB
-	Dzień nr. 6	Dzień nr. 5	Dzień nr. 4	Dzień nr. 3	Dzień nr. 2	Dzień nr. 1	Dzień nr. 0

Ogólny schemat działania systemu alarmów przedstawia rysunek nr.9.



Rys. 9 Schemat działania mechanizmu alarmu w układzie PCF8583

3. Interfejs w języku C

Deklaracja linii w STRC51 jest bardzo uproszczona (komunikacja prowadzona jest tylko po dwóch liniach):

```
sbit at 0x90 SDA;
sbit at 0x91 SCL;
```

Abyysterować linię SDA należy umieścić kodzie:

```
SDA=1; //ustawia linię w stan "1"
```

albo

```
SDA=0; //ustawia linię w stan "0"
```

Podobnie sprawa wygląda z linią SCL:

```
SCL=1;          //ustawia linię w stan "1"
```

albo

```
SCL=0;          //ustawia linię w stan "0"
```

Aby odczytać stan linii należy wykonać następującą operację (podano przykład dla linii SDA, większości przypadków nie trzeba aby 80C51 czytało stan linii SCL poza stanem przejęcia magistrali):

```
SDA=1;          //ustawienie w stan umożliwiający przeciągnięcie linii w
                //stan "0" przez urządzenie slave
udelay();       //drobne opóźnienie (patrz opis w p.1.3)
if(SDA==0){
    ...         //kod wykonywany gdy linia ma stan "0"
}else{
    ...         //kod wykonywany gdy linia ma stan "1"
}
```